

一种利用 PSO 算法减小回路杂散电感的 IGCT 双脉冲测试平台优化方法

彭兆伟¹, 黄诗洋¹, 康子章², 李亚美¹, 徐党国¹, 郝震¹, 苏雁飞¹

(1. 国网冀北电力有限公司电力科学研究院, 北京 100045; 2. 西安交通大学电气工程学院, 西安 710049)

摘要: 双脉冲测试作为集成门极换流晶闸管 (integrated gate-commutated thyristor, IGCT) 的重要特性测试之一, 常用于分析和评估器件的动态特性。但双脉冲测试中的回路杂散电感会在器件关断瞬间产生感应电压, 和母线电压共同作用于 IGCT 产生过电压, 过大的杂散电感不仅会导致动态特性测试出现误差, 甚至可能损坏器件。针对这一问题, 提出了一种利用粒子群优化 (particle swarm optimization, PSO) 算法减小回路杂散电感, 优化 IGCT 双脉冲测试平台的方法。首先, 搭建双脉冲测试回路中各元件的三维模型, 包括 IGCT 夹具、二极管夹具和箝位电容, 并对其空间布局进行参数化表示, 然后综合考虑元件连接顺序、绝缘间距等因素, 确定各参数的取值范围; 再利用 PSO 算法计算得到使得回路杂散电感最小的平台空间布局; 最后, 通过电路仿真验证了所提方法能够有效抑制 IGCT 关断瞬间的过电压幅值, 基于优化后的空间布局搭建了 IGCT 双脉冲测试平台并进行实验, 对比实验结果和仿真结果可以发现, 两者之间的误差始终保持在较小范围内, 这进一步证明了所提方法的可行性。

关键词: 集成门极换流晶闸管; 双脉冲测试平台; 杂散电感; 空间布局; 粒子群优化算法

An Optimization Approach for Reducing Loop Stray Inductance in Double Pulse Test Platform of IGCT Using PSO Algorithm

PENG Zhaowei¹, HUANG Shiyang¹, KANG Zizhang², LI Yamei¹, XU Dangguo¹, HAO Zhen¹, SU Yanfei¹

(1. Electric Power Research Institute of State Grid Jibei Electric Power Company Limited, Beijing 100045, China; 2. School of Electrical Engineering, Xi'an Jiaotong University, Xi'an 710049, China)

Abstract: The double pulse test is one of the important characterization tests for integrated gate-commutated thyristor (IGCT) and is commonly used to analyze and evaluate the device's dynamic performance. However, the stray inductance of the loop in double pulse test generates an induced voltage when the IGCT is turned off, which together with the bus voltage results in an overvoltage on IGCT. Excessive stray inductance can lead to errors in the dynamic characteristic measurement, or even damage the device. To address this issue, this paper proposes a novel approach to reduce the loop stray inductance and optimize the IGCT double pulse test platform using particle swarm optimization (PSO) algorithm. First, the three-dimensional models of components in the double pulse test loop are developed, including the IGCT fixture, the diode fixture and the clamp capacitor. Their spatial configuration is parameterized for representation. The optimization range for spatial configuration parameters is defined, considering the constraints imposed by connection sequence and insulation spacing. Then, the PSO algorithm is employed to find the optimal spatial configuration of platform with the minimum value of stray inductance. Finally, the circuit simulation verifies that the proposed optimization approach can effectively suppress the overvoltage amplitude when the IGCT is turned off. The physical double pulse test platform is constructed based on the optimized spatial configuration, and the experiments are conducted. Comparing the experimental results and simulation results, it can be observed that the discrepancy between the two remains consistently within a small range, further demonstrating the feasibility of the proposed approach.

Key words: IGCT; double pulse test platform; stray inductance; spatial configuration; PSO algorithm

0 引言

近年来, 随着电力电子技术的快速发展, 功率器件在很多应用领域中发挥着至关重要的作用^[1]。其中, 集成门极换流晶闸管(integrated gate commutated

thyristor, IGCT)具有通流能力强、可靠性高、制造成本低等特点, 广泛应用于大容量电力电子变换器中^[2]。在功率器件的众多特性测试中, 双脉冲测试因其能够揭示器件在不同工作条件下的开关速度、能量损

基金项目: 国网冀北电力有限公司资助项目(52018K23000C)。

Project Supported by State Grid Jibei Electric Power Co., Ltd.(52018K23000C).

耗等动态特性而显得尤为重要,因此,深入研究双脉冲测试对于更好地理解和应用 IGCT 器件具有重要意义。然而,双脉冲测试中的回路杂散电感在器件关断瞬间会产生感应电压,和母线电压叠加作用于 IGCT 产生过电压,从而增加器件承受的电应力和关断损耗^[3],严重时还可能超出器件的安全工作范围,导致器件失效^[4]。因此,研究如何减小回路杂散电感以抑制 IGCT 在关断瞬间承受的过电压,从而优化双脉冲测试平台这一问题具有重要的工程意义^[5]。

近年来,国内外学者针对双脉冲测试平台的优化设计展开了深入研究,Lu Zhao 等人提出了一种通过调整开关时序和电流路径优化双脉冲测试中换向回路的方法,并通过仿真和实验验证了所提方法的有效性^[6];Tianyu Wei 等人通过选用电流变化率较低的限制电感,成功将 IGCT 的开关损耗降低了 40%,同时对平台的尺寸与复杂程度进行了优化,为 IGCT 双脉冲测试平台的优化设计提供了一定的参考^[7];王跃等人提出了一种考虑最大箝位电压和瞬态时间的箝位电路设计方法,为选取测试参数和优化实验平台提供了重要指导^[8]。然而,通过减小回路杂散电感优化双脉冲测试平台的研究相对较少,尽管有研究表明可以通过优化器件封装结构来降低杂散电感,但目前该方法主要应用于先进电力电子器件的封装领域,缺乏普适性^[9-10];层叠母排通过集成多个导电层和绝缘层连接元件,能够有效减小杂散电感,但容易出现电镀不良和焊点强度不足等问题^[11-13];此外,设计新型电路结构或采用并联缓冲电容等方法也被提出,但这些方法会带来成本增加等问题^[14-15]。朱铁超等人提出了一种基于改进粒子群优化算法的电容式电压互感器杂散参数估计方法,将人工智能算法应用于杂散参数计

算领域^[16],同时,受使用遗传算法减小天线滤波器杂散电感以及采用 NSGA-II 算法优化变压器杂散电感等研究的启发^[17-18],文中提出了一种利用粒子群优化 (particle swarm optimization, PSO) 算法减小回路杂散电感,优化 IGCT 双脉冲测试平台的方法。

针对上述问题,文中首先搭建了双脉冲测试回路中各元件的三维模型,综合考虑元件的连接顺序、绝缘间距等因素,对其空间布局进行参数化表示并确定取值范围;然后利用 PSO 算法寻找使得回路杂散电感最小的平台空间布局;最后通过仿真和实验验证了所提出的优化方法能够有效减小回路杂散电感,抑制关断瞬间的过电压幅值,优化 IGCT 双脉冲测试平台的空间布局。

1 双脉冲测试平台

本章介绍了 IGCT 双脉冲测试平台的电路组成及工作原理,搭建了测试回路元件的三维模型,同时对杂散电感产生感应电压的过程进行了分析,提出应通过优化平台空间布局减小回路杂散电感,抑制 IGCT 在关断瞬间承受的过电压。

1.1 双脉冲测试的组成及原理

双脉冲测试是一种用于评估功率半导体器件动态特性的重要测试方法,在测试中,驱动电路向器件提供两次脉冲信号以控制其开通和关断,通过电流和电压传感器采集开关过程中的关键参数,如器件的开关速度、开关损耗以及开关过程中产生的过电压和过电流现象。在 IGCT 的双脉冲测试电路中, C_{DC} 是提供直流母线电压的母线电容,实验开始前先将 C_{DC} 充电至设定值,然后利用其放电过程为测试回路提供能量。负载电感 L_{load} 可以控制回路中的电流大小,当

IGCT 导通时, C_{DC} 向 L_{load} 放电, 导致回路中的电流上升, 当电流达到测试的设定值时, IGCT 关断, 此时流经 L_{load} 的电流由反并联二极管 FWD 换向续流。箝位电容 C_{CL} 与续流二极管 D_{CL} 、吸收电容 R_{CL} 共同构成箝位电路, 可在 IGCT 关断瞬间抑制电感 L_i 带来的电压过冲。 L_{CL} 为测试回路中的等效杂散电感, 回路包括 IGCT、 C_{CL} 、 D_{CL} 和 FWD, 双脉冲测试电路见图 1。

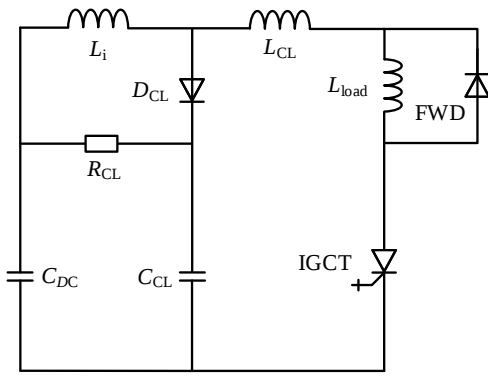
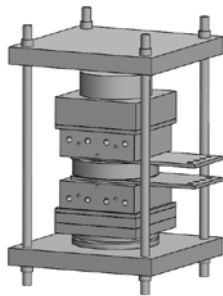


图 1 IGCT 双脉冲测试电路

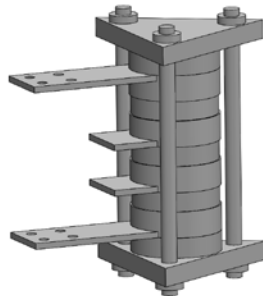
Fig. 1 The double pulse test circuit for IGCT

测试回路中各元件通过母排实现电气连接, 因此不可避免地引入杂散电感, 在 IGCT 关断瞬间出现的极大电流变化率作用下产生感应电压 Δv , 见式(1)。感应电压与母线电压共同作用于 IGCT 形成过电压, 关断瞬间的电压电流波形见图 2。

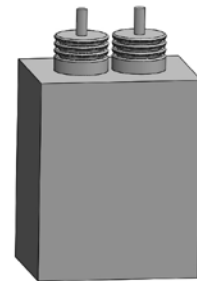
$$\Delta v = L_{CL} \frac{di}{dt} \quad (1)$$



(a) IGCT 夹具



(b) 二极管夹具



(c) 箝位电容

图 3 元件三维模型

Fig. 3 The three-dimensional models of components

式(1)中, 回路等效杂散电感 L_{CL} 由元件杂散电感和母排杂散电感两部分组成, 由于元件杂散电感在生产之初就已经确定, 因此需要通过尽可能减小母排杂散电感来有效降低 L_{CL} 。

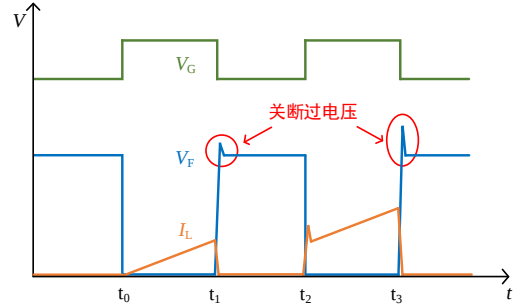


图 2 IGCT 在关断瞬间承受的过电压

Fig. 2 The overvoltage on IGCT when it is turned off

1.2 测试回路元件的三维模型

根据测试回路元件的实际尺寸, 搭建了 IGCT 夹具、二极管夹具(包括 D_{CL} 和 FWD)以及箝位电容的三维模型, 见图 3。其中, IGCT 和二极管均为压接型器件, 需要工装夹具对器件施加压紧力以保证其正常工作。夹具和电容之间通过母排实现电气连接, 由于母排杂散电感会随平台空间布局而发生变化, 因此文中提出利用 PSO 算法对平台空间布局进行优化, 旨在找到母排杂散电感最小的最优解, 从而尽可能地减小回路杂散电感, 抑制 IGCT 在关断瞬间承受的过电压。

2 杂散电感优化方法

本章基于 PSO 算法的基本原理和计算流程, 对

所提出的优化方法进行了详细说明,包括参数化表示空间布局,确定参数取值范围,利用 PSO 算法寻优,设置杂散电感有限元仿真等步骤,并对杂散电感仿真计算涉及到的物理方程进行了解释。

2.1 PSO 算法

PSO 算法是一种基于群体智能原理的优化技术,自 1995 年由 Kennedy 和 Eberhart 提出以来,其凭借简单高效的特点在函数优化、神经网络训练等领域得到了广泛应用。PSO 算法通过模拟自然界中生物群体的社会行为来解决优化问题,其基本思想是通过群体中个体间的协作和信息共享来寻找最优解。在 PSO 算法中,无质量的粒子群在多维解空间中移动,每个粒子只有速度和位置两个属性,这两个属性共同决定了粒子搜索解空间的能力和方式,粒子的速度公式见式(2)。

$$v_{k+1} = \omega \cdot v_k + c_1 \cdot r_1 \cdot (x_{p,k} - x_k) + c_2 \cdot r_2 \cdot (x_{g,k} - x_k) \quad (2)$$

式(2)中: v_{k+1} 表示粒子在第 $k+1$ 轮迭代中的速度; ω 是惯性权重,控制粒子速度的保留程度,影响算法的全局搜索能力; v_k 表示粒子在第 k 轮迭代中的速度; c_1 和 c_2 是加速系数,分别代表个体学习因子和全局学习因子,控制粒子向个体最优解和全局最优解靠拢的程度; r_1 和 r_2 是区间[0, 1]内的随机数,为算法增加随机性。 x_k 表示粒子在第 k 轮迭代中的位置, $x_{p,k}$ 表示粒子在第 k 轮迭代之前找到的个体最优位置,而 $x_{g,k}$ 则表示粒子群在第 k 轮迭代之前找到的全局最优位置。粒子的位置公式见式(3)。

$$x_{k+1} = x_k + v_{k+1} \quad (3)$$

式(3)中, x_{k+1} 表示粒子在第 $k+1$ 轮迭代中的位置。

PSO 算法在开始阶段会为每个粒子随机分配初始速度和位置,将每个粒子的初始位置作为其个体最优位置,全局最优位置为整个粒子群中的最佳位置;然后根据个体最优位置、全局最优位置以及当前速度来更新粒子在下轮迭代中的速度,再利用下轮迭代的速度和当前位置来更新粒子在下轮迭代中的位置;接着使用目标函数对每个粒子的当前位置进行评估,如果当前位置比该粒子的个体最优位置更好,则更新该粒子的个体最优位置,如果当前位置比全局最优位置更好,则更新全局最优位置;最后,如果计算次数达到设定的最大迭代次数或全局最优位置的变化小于设定阈值,则停止算法。PSO 算法的优势在于实现简单、适应性广且没有繁琐的参数调节,因此,文中提出的优化方法选择使用 PSO 算法。

2.2 优化方法

该方法利用 PSO 算法对平台空间布局进行优化,以此减小回路中的杂散电感,其具体实现过程见图 4。选择 IGCT 夹具作为双脉冲测试平台空间布局的参考,设置其坐标为(0, 0, 0),在此基础上,设置箝位电容和二极管夹具的坐标分别为(X_1, Y_1, Z_1)和(X_2, Y_2, Z_2),每个元件的坐标点均位于各自的底部中心。考虑到元件连接顺序及连接可靠性,测试回路需要使用 3 条母排进行连接,将 3 条母排的长度分别设置为 L_A 、 L_B 和 L_C ,设置母排的宽度为 80 mm,厚度为 8 mm,设置元件和母排之间的最小绝缘间距为 10 mm。每个参数的取值范围都受到元件布局、连接顺序和绝缘间距等条件的限制,综合考虑这些因素,确定了各参数的取值范围见表 1。

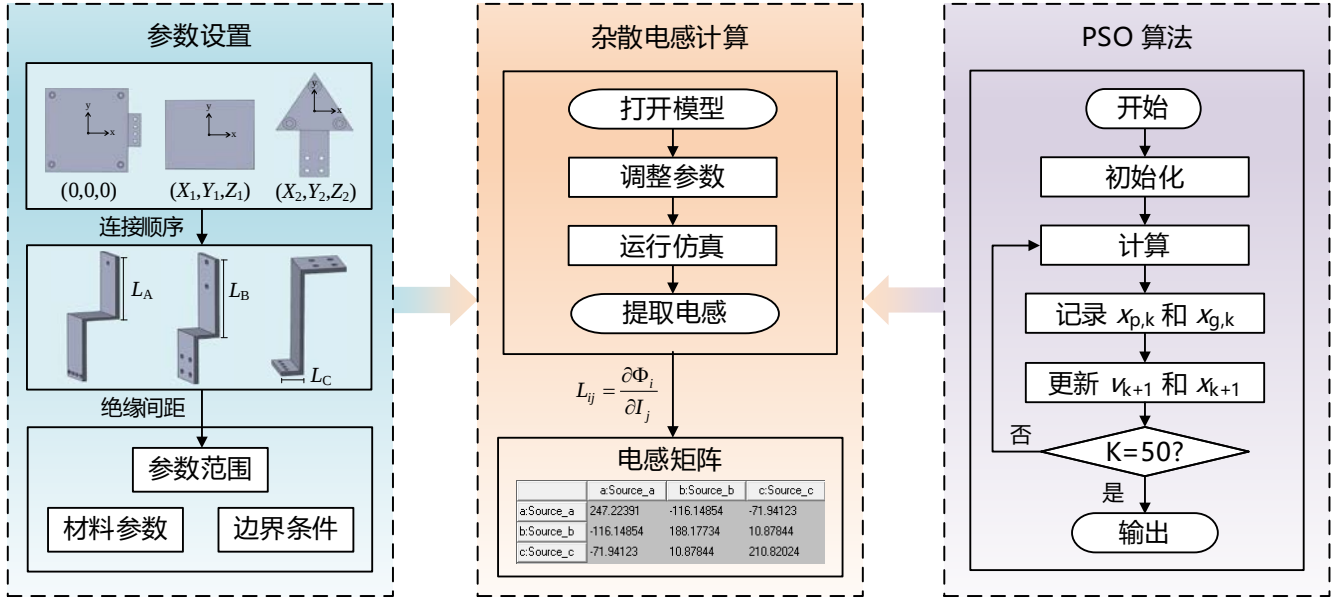


图 4 应用 PSO 算法的优化方法

Fig. 4 The optimization approach using PSO algorithm

表 1 各参数的取值范围

Table 1 The range of parameters

参数	X_1	Y_1	Z_1	X_2	Y_2	Z_2	L_A	L_B	L_C
数值	[500, 900]	[-200, 200]	[-200, -159]	[200, 500]	[170, 300]	[89, 200]	[200, 300]	[150, 300]	[0, 72]

基于各参数的取值范围，利用 PSO 算法进行寻优，找到使得回路杂散电感最小的空间布局。初始化设置每个粒子的位置和速度，即参数取值和变化趋势，设置优化轮数为 50 轮。设置杂散电感有限元仿真所需的条件，包括元件材料参数、电磁边界条件等。在此基础上利用 Python 控制有限元仿真进程，将 PSO 算法得到的参数取值输入有限元仿真中计算杂散电感，具体步骤包括打开模型、调整参数、运行仿真和提取电感，将仿真得到的杂散电感值作为目标函数对每个粒子的当前位置，即参数的当前取值进行评估，选取使得杂散电感最小的位置作为最优位置，记录每轮优化得到的个体最优位置和全局最优位置，并据此更新粒子在下轮优化中的位置和速度。最后，输出杂散电感的优化结果和各参数的最佳取值。

2.3 控制方程

杂散电感的有限元仿真计算涉及到多个物理方程，这些方程主要用于模拟电磁场在导体和周围介质中的分布及行为。麦克斯韦方程组是电磁场理论的基础，用于描述电场和磁场的相互关系，在杂散电感的计算过程中通常会用到麦克斯韦方程组的准静态形式，其具体表达式为

$$\begin{cases} \nabla \cdot \mathbf{D} = \rho \\ \nabla \cdot \mathbf{B} = 0 \\ \nabla \times \mathbf{E} = -\frac{\partial \mathbf{B}}{\partial t} \\ \nabla \times \mathbf{H} = \mathbf{J} + \frac{\partial \mathbf{D}}{\partial t} \end{cases} \quad (4)$$

式(4)中： $\mathbf{D}$ 为电位移场，反映电场与介质极化的关系； ρ 为电荷密度，表示单位体积内的电荷量； $\mathbf{B}$ 为磁感应强度，用于描述磁场的强度和方向； $\mathbf{E}$ 为电场强度，用于描述电场对电荷的作用； $\mathbf{H}$ 为磁场强度，

表示磁场对电流的反应； $\mathbf{J}$ 为电流密度，用于描述单位面积内的电流强度。电流连续性方程描述了电荷守恒，即流入某个区域的电流等于该区域内电荷变化的速率，见式(5)

$$\nabla \cdot \mathbf{J} = -\frac{\partial \rho}{\partial t} \quad (5)$$

泊松方程见式(6)，其描述了静态电场中的电势分布

$$\nabla^2 \phi = -\frac{\rho}{\varepsilon} \quad (6)$$

式(6)中： ϕ 为电势； ε 为介电常数，泊松方程在计算过程中常用于求解电势分布，进而计算电场强度。杂散电感的有限元仿真基于电磁感应定律，使用了自感和互感的基本定义

$$L = \frac{\Phi}{I} \quad (7)$$

式(7)中： L 为自感或互感，自感是同一回路中因电流变化产生的磁通量与该电流的比值，而互感是不同回路间磁通量与电流的比值； Φ 为磁通量，用于度量穿过某一表面的磁场强度。有限元仿真通过求解各导体间的磁通量来计算其自感和互感。

3 结果分析

本章首先介绍了优化前后杂散电感的变化情况，然后基于搭建的仿真电路模拟IGCT在优化前后的关断过电压幅值，证明所提出的优化方法能够有效优化平台空间布局，减小回路杂散电感，抑制关断过电压。最后基于优化后的空间布局搭建双脉冲测试平台并进行实验，将实验结果与仿真结果进行对比，进一步证明了所提方法的可行性。

3.1 仿真结果分析

记录优化过程中得到的杂散电感值见图5，从图

5中可以看出，第1轮优化得到的杂散电感值为405 nH，随着优化的进行，杂散电感值逐渐减小。当优化进行至第10轮附近时，杂散电感值基本保持不变，最终得到优化后的杂散电感值为290 nH。

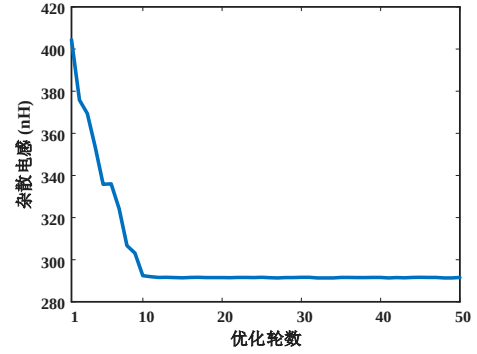


图5 优化过程中的杂散电感

Fig. 5 The stray inductance during optimization process

根据双脉冲测试的工作原理搭建其仿真电路，对所提优化方法的性能进行验证。将第1轮优化得到的杂散电感值作为“优化前”的输入，将第50轮优化得到的杂散电感值作为“优化后”的输入，依次设置母线电容的初始电压为500、1000、1500、2000 V，然后配置双脉冲信号的触发时间和脉冲宽度，设置第一个脉冲在50 μs时触发，脉冲宽度为210 μs；设置第二个脉冲在320 μs时触发，脉冲宽度为40 μs。仿真得到“优化前”和“优化后”IGCT在第一次关断瞬间的过电压幅值见图6。

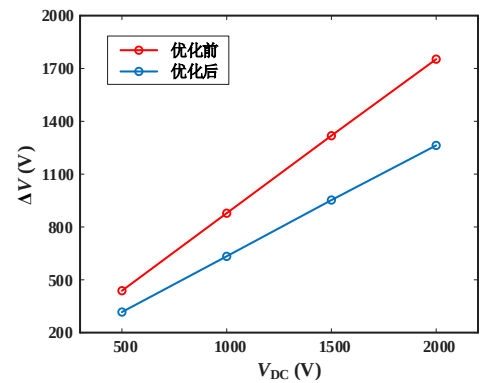


图6 优化前后的过电压幅值

Fig. 6 The overvoltage amplitudes before and after optimization

仿真结果表明，优化后 IGCT 在第一次关断瞬间的过电压幅值比优化前降低了 30%。这表明所提出的优化方法能够有效优化平台空间布局，减小回路杂散

电感，抑制关断时的过电压幅值。第 50 轮优化后的各参数取值见表 2，此时元件和母排的空间布局见图 7。

表 2 第 50 轮优化后的各参数取值
Table 2 The parameters after the 50th optimization

参数	X_1	Y_1	Z_1	X_2	Y_2	Z_2	L_A	L_B	L_C
数值	500.00	0.00	-159.40	250.00	171.79	89.60	237.77	245.48	72.00

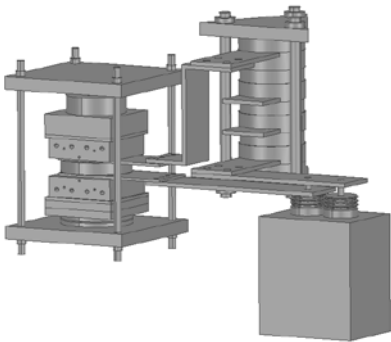


图 7 优化后元件和母排的空间布局
Fig. 7 The spatial configuration of busbars and components after optimization

3.2 实验结果分析

根据第 50 轮优化后的各参数取值搭建了 IGCT 双脉冲测试的实验平台见图 8，实验平台包括 IGCT 夹具、二极管夹具、箱位电容、母线电容、负载电感、驱动板和开关电源等重要组件，基于该平台进行优化方法的验证试验。

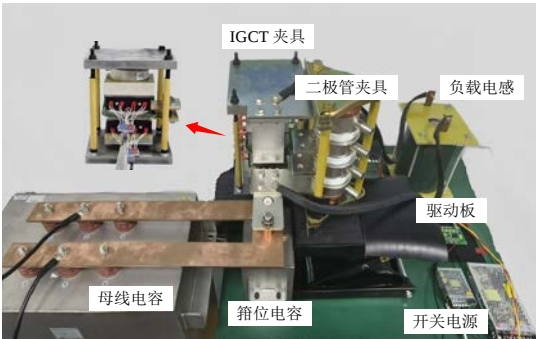


图 8 双脉冲测试物理平台
Fig. 8 The physical platform of double pulse test

在实验开始阶段，使用直流电源将母线电容依次充电至 500、1 000、1 500、2 000 V。然后利用信号

发生器为驱动板提供双脉冲信号，驱动板将电信号转换为光信号，通过光纤传输至 IGCT 以控制其开通和关断。其中，双脉冲信号的设置与仿真中信号的设置相同，开关电源为驱动板提供必要的工作电压。最后，利用示波器观察 IGCT 在双脉冲作用时间内的电压电流波形，重点关注第一次关断瞬间的过电压幅值。选取初始电容电压为 2 000 V 时的实验结果进行展示，见图 9，IGCT 在第一次关断瞬间的过电压幅值为 1 330 V，近似与仿真结果相同。

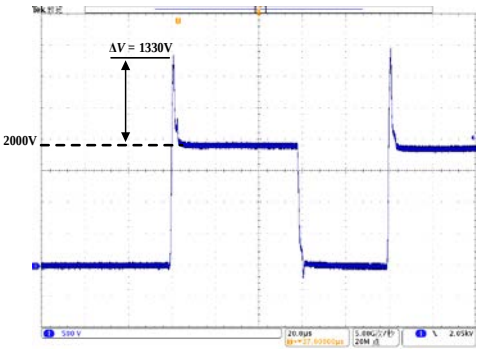


图 9 初始电容电压为 2 000 V 时的实验结果
Fig. 9 Experimental results with the initial capacitor voltage of 2 000 V

将优化后过电压幅值的实验结果与仿真结果进行对比，见图 10，在不同电压等级下，实验结果与仿真结果之间的误差始终保持在较小范围内，均小于 6%。这表明搭建的双脉冲测试平台能够有效验证仿真结果的可靠性，进一步证明了所提优化方法的可行性。

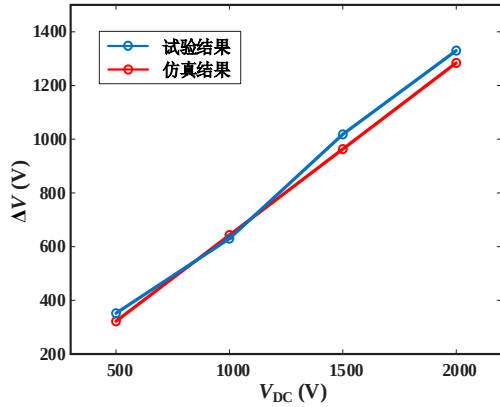


图 10 实验结果与仿真结果对比

Fig. 10 The experimental results and simulation results after optimization

4 结论

文中首先根据双脉冲测试的工作原理搭建了测试回路中各元件的三维模型,综合考虑各元件的连接顺序、绝缘间距等因素,对其空间布局进行参数化表示并确定了取值范围;然后利用基于 PSO 算法的优化方法寻找使得回路杂散电感最小的平台空间布局;最后通过仿真和实验得到了优化前后杂散电感与关断过电压的变化情况,结论如下:

1)在利用 PSO 算法对平台空间布局进行优化的过程中,杂散电感逐渐减小,最终得到优化后的杂散电感值为 290 nH;

2)基于双脉冲测试的仿真电路可以得到,优化后 IGCT 在第一次关断瞬间的过电压幅值比优化前降低了 30%,这表明所提出的优化方法能够有效优化平台空间布局,减小回路杂散电感,抑制关断时的过电压幅值;

3)基于双脉冲测试的实验平台可以得到,在不同电压等级下,实验结果与仿真结果之间的误差始终小于 6%,这有效验证了仿真结果的可靠性,进一步证明了所提优化方法的可行性。

参考文献:

- [1] Zhan C. Intelligent condition monitoring of multiple thermal degradation of IGBT modules based on case temperature matrix[J]. IEEE Transactions on Power Electronics, 2024, 39(10): 12490-12501.
- [2] 黄诗洋, 彭兆伟, 康子章, 等. 考虑机械式直流断路器实际工况的 IGCT 器件温度分布仿真研究[J/OL]. 高压电器, 1-11[2026-07-29].<https://link.cnki.net/urlid/61.1127.TM.20240301.1517.004>.
Huang Shiyang, Peng Zhaowei, Kang Zizhang, et al. Temperature distribution simulation of IGCT considering the actual operating conditions of mechanical DC circuit breakers[J]. High Voltage Apparatus, 1-11[2026-07-29].<https://link.cnki.net/urlid/61.1127.TM.20240301.1517.004>.
- [3] 张宸玥. SiC 逆变器供电下电机电压应力研究[D]. 杭州: 浙江大学, 2023.
Zhang Chenyue. Research on motor voltage stress under SiC inverter power supply[D]. Hangzhou: Zhejiang University, 2023.
- [4] Zare F, Ledwich G F. Reduced layer planar busbar for voltage source inverters[J]. IEEE Transactions on Power Electronics, 2002, 17(4): 508-516.
- [5] 史业照. 大功率 IGBT 模块开关特性测试平台研制[D]. 杭州: 中国计量大学, 2021.
Shi Yezhao. Development of switching characteristic test platform for high power IGBT module[D]. Hangzhou: China Jiliang University, 2021.
- [6] Zhao Lu, Wang Ke, Ge Qiongquan, et al. Study on the effect of stray parameters on the IGCT commutation characteristics of high power three-level active neutral-point-clamped converter[C]//2023 IEEE 6th International Electrical and Energy Conference (CIEEC), 2023: 4414-4417.
- [7] Wei Tianyu, Song Qiang, Li Jianguo, et al. Experimental evaluation of IGCT converters with reduced di/dt limiting inductance[C]//2018 IEEE Applied Power Electronics Conference and Exposition (APEC), 2018: 1710-1716.
- [8] Yue Wang, Ning Li, Changsong Zhang, et al. A clamping circuit parameter design method for IGCT used in high power applications[C]//2014 IEEE Applied Power Electronics Conference and Exposition, 2014: 3406-3410.
- [9] 杨光灯. 650 V-150 A IGBT 半桥功率模块封装及可靠性研究[D]. 泉州: 华侨大学, 2020.
Yang Guangdeng. Research on the package and reliability of 650 V-150 A IGBT half-bridge power module[D].

Quanzhou: Huaqiao University, 2020.

- [10] Li S, Tolbert L M, Wang F, et al. Stray inductance reduction of commutation loop in the P-cell and N-cell-Based IGBT phase leg module[J]. IEEE Transactions on Power Electronics, 2014, 29(7): 3616-3624.
- [11] 李广卓. 大容量变流器叠层母排杂散电感性能分析[D]. 杭州: 浙江大学, 2019.
- Li Guangzhuo. Study on stray inductance characteristic of laminated busbar in large capacity converter[D]. Hangzhou: Zhejiang University, 2019.
- [12] Yu Hualong, Zhao Zhengming, Lu Ting, et al. Laminated busbar design and stray parameter analysis of three-level converter based on HVIGBT series connection[C]//2015 IEEE Applied Power Electronics Conference and Exposition (APEC), 2015: 3201-3207.
- [13] 陈 静. 基于 Ansys 的低电感叠层母排设计[J]. 电气技术, 2016(6): 78-80.
- Chen Jing. Design of Low-Inductance laminated busbar based on ansys[J]. Electrical Engineering, 2016(6): 78-80.
- [14] 段立扬, 刘飞鹏, 许 烈, 等. 应对高杂散电感的三电平 ANPC 拓扑改进调制策略[J]. 高电压技术, 2021, 47(2): 637-644.
- Duan Liyang, Liu Feipeng, Xu Lie, et al. Improved modulation strategy for three-level ANPC topology with high stray inductance[J]. High Voltage Engineering, 2021, 47(2): 637-644.
- [15] Liu Bo, Li Weijie, Meng Dongyi, et al. Low-stray inductance optimized design for power circuit of SiC-MOSFET-based inverter[J]. IEEE Access, 2020(8): 20749-20758.
- [16] 朱铁超, 聂一雄, 李 哲, 等. 基于改进粒子群优化算法的 CVT 杂散电容参数估计方法[J]. 电力系统自动化, 2020, 44(4): 178-186.
- Zhu Tiechao, Nie Yixiong, Li Zhe, et al. Parameter estimation method of stray capacitance of capacitive voltage transformer based on[J]. Automation of Electric Power Systems, 2020, 44(4): 178-186.
- [17] Francisco K G, Relano R J S, Enriquez M L C, et al. Systematic analysis and proposed AI-based technique for attenuating inductive and capacitive parasitics in low and very low frequency antennas[C]//2022 IEEE International IOT , Electronics and Mechatronics Conference (IEMTRONICS), 2022: 1-7.
- [18] Zhang Ke, Chen Wu, Cao Xiaopeng, et al. Optimization design of high-power high-frequency transformer based on multi-objective genetic algorithm[C]//2018 IEEE

International Power Electronics and Application Conference and Exposition (PEAC), 2018: 1-5.

彭兆伟(1993—), 男, 硕士, 工程师, 主要研究方向为交直流开关及电力电子器件的状态评估 (E-mail: 15910941993@163.com)。